



FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Națională de Știință și Tehnologie Politehnica București
1.2 Facultatea	Electronică, Telecomunicații și Tehnologia Informației
1.3 Departamentul	Dispozitive, Circuite și Arhitecturi Electronice
1.4 Domeniul de studii	Inginerie Electronică, Telecomunicații și Tehnologii Informaționale
1.5 Ciclul de studii	Masterat
1.6 Specializarea	Microsisteme

2. Date despre disciplină

2.1 Denumirea disciplinei (ro) (en)	Testare si testabilitate						
2.2 Titularul activităților de curs	S.l.dr.ing. ANTONESCU Alexandru						
2.3 Titularul activităților de seminar / laborator	S.l.dr.ing. ANTONESCU Alexandru						
2.4 Anul de studiu	1	2.5 Semestrul	II	2.6. Tipul de evaluare	E	2.7 Regimul disciplinei	Ob
2.8 Tipul disciplinei	DA	2.9 Codul disciplinei	UPB.04.M2.O.03-09	2.10 Tipul de notare	Nota		

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	3	Din care: 3.2 curs	2.00	3.3 seminar/laborator	1
3.4 Total ore din planul de învățământ	42.00	Din care: 3.5 curs	28	3.6 seminar/laborator	14
Distribuția fondului de timp:					ore
Studiul după manual, suport de curs, bibliografie și notițe					58
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate					
Pregătire seminarii/ laboratoare/proiecte, teme, referate, portofolii și eseuri					
Tutorat					10
Examinări					3
Alte activități (dacă există):					0
3.7 Total ore studiu individual	58.00				
3.8 Total ore pe semestru	100				
3.9 Numărul de credite	4				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	Design de circuite integrate digitale, Dispozitive Electronice
4.2 de rezultate ale învățării	Descriere de circuite si implementare de programe de test folosind un limbaj HDL, utilizare suita de tool-uri design circuite (Simulator si Tool sinteza/P&R)

5. Condiții necesare pentru desfășurarea optimă a activităților didactice (acolo unde este cazul)

5.1 Curs	Sala cu cca. 25 locuri cu monitor pentru prezentare slide-uri si tabla
----------	--



5.2 Seminar/ Laborator/Proiect	Laborator cu calculatoare cu tool-ul Xilinx ISE/Xilinx Vivado instalat si placute de test cu FPGA si display digital cu 4 digiti
-----------------------------------	--

6. Obiectiv general (*Se referă la intențiile profesorilor pentru studenți, la ceea ce studenții vor fi învățați în timpul cursului. Oferă o orientare cu privire la locul cursului în cadrul domeniului științific abordat, precum și la rolul pe care acesta îl are în cadrul specializării studiate. Vor fi descrise de o manieră generală tematicile abordate, justificarea includerii cursului în planul de învățământ al specializării studiate etc.*)

Cunoașterea principiilor de baza și a unor metode de proiectare și testare a circuitelor integrate digitale, pentru a identifica defectele de fabricatie prezente intr-un circuit electronic

7. Competențe (*Capacitatea dovedită de a utiliza cunoștințe, aptitudini și abilități personale, sociale și/sau metodologice în situații de muncă sau de studiu și pentru dezvoltarea profesională și personală. Reflectă cerințele angajatorilor.*)

Specifice	Studentii vor învăța să implementeze diferite arhitecturi de tip DFT si diferiti algoritmi de generare automata a vectorilor de test pentru identificarea defectelor prezente intr-un circuit digital
Transversale (generale)	Insusirea principiilor de baza si a unor tehnici concrete de Design pentru Testare si Testabilitate.

8. Rezultatele învățării (*Sunt enunțuri sintetice referitoare la ceea ce un student va fi capabil să facă sau să demonstreze la finalizarea unui curs. Rezultatele învățării reflectă realizările studentului și mai puțin intențiile profesorului. Rezultatele învățării informează studenții despre ceea ce se așteaptă de la ei din punct de vedere al performanței, pentru a obține notele și creditele dorite. Sunt definite în termeni concreți, folosind verbe similare exemplelor de mai jos și indică ceea ce se va urmări prin evaluare. Rezultatele învățării vor fi astfel redactate încât să fie evidențiată clar relația față de competențele definite la punctul 7.)*

Cunoștințe	<p>Rezultatul asimilării de informații prin învățare. Cunoștințele reprezintă ansamblul de fapte, principii, teorii și practici legate de un anumit domeniu de muncă sau de studiu. Pot fi teoretice și/sau factice.</p> <p>Enumeră cele mai importante etape ale procesului de testare si testabilitate, limitările acestora și compară diferite tipuri de procese similare, evidențiind principalele asemănări, deosebiri, cât și zona de aplicare a acestora.</p> <p>Definește noțiuni specifice domeniului, în strânsă relație cu circuitul sau dispozitivul analizat sau layout proiectat</p> <p>Describe/clasifică noțiuni/procese/fenomene.</p> <p>Evidențiază consecințe și relații.</p>
-------------------	--

Aptitudini	<p><i>Capacitatea de a aplica cunoștințe și de a utiliza know-how pentru a duce la îndeplinire sarcini și a rezolva probleme. Aptitudinile sunt descrise ca fiind cognitive (implicând utilizarea gândirii logice, intuitive și creative) sau practice (implicând dexteritate manuală și utilizarea de metode, materiale, unelte și instrumente).</i></p> <ul style="list-style-type: none"> • Selectează și grupează informații relevante într-un context dat. • Utilizează argumentat principii specifice în vederea abc. • Lucrează productiv în echipă. • Verifică experimental soluții identificate. • Rezolvă aplicații practice. • Interpretează adecvat relații de cauzalitate. • Analizează și compară performanțele circuitelor similare, în urma procesului de testare. • Identifică soluții și elaborează planuri de rezolvare/proiecte. • Formulează concluzii la experimentele realizate. • Argumentează soluțiile identificate/modurile de rezolvare.
Responsabilitate și autonomie	<p><i>Capacitatea cursantului de a aplica în mod autonom și responsabil cunoștințele și aptitudinile sale.</i></p> <ul style="list-style-type: none"> • Selectează surse bibliografice potrivite și analizează veridicitatea acestora. • Respectă principiile de etică academică, citând corect sursele bibliografice utilizate. • Demonstrează receptivitate pentru contexte noi de învățare. • Manifestă colaborare cu ceilalți colegi și cadre didactice în desfășurarea activităților didactice • Demonstrează autonomie în organizarea situației/contextului de învățare sau a situației problemă de rezolvat • Manifestă responsabilitate socială prin implicarea activă în viața socială studentescă/implicare în evenimentele din comunitatea academică • Promovează/contribuie prin soluții noi, aferente domeniului de specialitate pentru a îmbunătăți calitatea vieții sociale. • Conștientizează valoarea contribuției sale în domeniul ingineriei la identificarea de soluții viabile/sustenabile care să rezolve probleme din viața socială și economică (responsabilitate socială). • Aplică principii de etică/deontologie profesională în analiza impactului tehnologic al soluțiilor propuse în domeniul de specialitate asupra mediului înconjurător. • Analizează și valorifică oportunități de afaceri/de dezvoltare antreprenorială în domeniul de specialitate. • Demonstrează abilități de management al situațiilor din viața reală (gestionarea timpului colaborare vs. conflict).

9. Metode de predare (Se vor avea în vedere metode care să asigure predarea centrată pe student. Se va descrie modul în care se asigură participarea studenților la stabilirea propriului parcurs de învățare, cum se identifică eventualele rămăneri în urmă și ce măsuri remediale se adoptă în astfel de cazuri.)

Predarea se bazează pe comunicarea orală (metodele folosite sunt metoda expozitivă și metoda problematizării, utilizate frontal). Acolo unde este necesar se folosește videoproiectorul (acoperind funcția de comunicare și demonstrativă).

10. Conținuturi

CURS		
Capitolul	Conținutul	Nr. ore
1	Importanța testării	2
2	Modele de defecte	2



3	Nivele de abstractie in testare - RTL	2
4	Overview al tehnicilor DFT	3
5	Tehnici ad-hoc de DFT	2
6	Controlabilitate si observabilitate	3
7	Arhitecturi de scan	4
8	Generatea automata de vectori de test (ATPG)	6
9	Boundary-scan	4
	Total:	28

Bibliografie:

VLSI Test Principles and Architectures: Design for Testability, editata de Laung-Terng Wang, Cheng-Wen Wu, and Xiaoqing Wen, Elsevier Inc. 2006

Proiectarea Circuitelor Integrate Digitale Folosind Limbajul Verilog, de Mariana Ilas, Ed. MatrixRom, 2011

Digital System Test and Testable Design: Using HDL models and architectures, de Zainalabedin Navabi, Springer 2011

Boundary Scan Tutorial - de Dr. R. G. "Ben" Bennetts, DFT Consultant si Director, ASSET InterTech Inc, 2009

LABORATOR

Nr. crt.	Conținutul	Nr. ore
1	Implementarea unui ceas digital cu alarma - definirea specificatiei de proiectare - implementarea la nivel RTL/Poarta folosind un HDL - testarea circuitului folosind FPGA-ul Xilinx de pe placa demo din laborator - selectarea unui sub-modul din design (MOD) - sinteza sub-modulului - adaugarea unui chain full-scan folosind celule de tip muxed-D - extragerea schemei logice la nivel de poarta logica - fortarea unui defect de tip stuck-at in circuit - gasirea vectorului de test folosind algoritmul D - identificarea iesirii corecte (in absenta defectului) - scrierea unui testbench pentru MOD si aplicarea vectorului de test cu defectul prezent in circuit - identificarea defectului	14
	Total:	

Bibliografie:

VLSI Test Principles and Architectures: Design for Testability, editata de Laung-Terng Wang, Cheng-Wen Wu, and Xiaoqing Wen, Elsevier Inc. 2006

Proiectarea Circuitelor Integrate Digitale Folosind Limbajul Verilog, de Mariana Ilas, Ed. MatrixRom, 2011

Digital System Test and Testable Design: Using HDL models and architectures, de Zainalabedin Navabi, Springer 2011

Boundary Scan Tutorial - de Dr. R. G. "Ben" Bennetts, DFT Consultant si Director, ASSET InterTech Inc, 2009

11. Evaluare



Tip activitate	11.1 Criterii de evaluare	11.2 Metode de evaluare	11.3 Pondere din nota finală
11.4 Curs	<ul style="list-style-type: none">• Cunoașterea noțiunilor teoretice fundamentale de DFT• Cunoașterea tehnicilor de implementarea circuitelor pentru a fi testabile (tehnici DFT ad-hoc și structurate)• Cunoașterea diverselor arhitecturi de scan (e.g. full-scan, boundary-scan, partial-scan, cu diverse tipuri de celule)• Cunoașterea diverselor tehnici și algoritmi de generare automata de vectori de test (ATPG)	Examen scris	50%
11.5 Seminar/laborator/proiect	Implementarea la nivel RTL/nivel de poarta folosind un HDL a circuitului propus în tema de proiect <ul style="list-style-type: none">• Testarea lui folosind FPGA-ul Xilinx de pe placa de test în laborator• Adaugarea unui scan-chain și găsirea vectorului de test pentru detectarea unui defect particular introdus în circuit Verificare săptămânala a progresului în implementarea temei de proiect.	Verificare săptămânala a progresului în implementarea temei de proiect. Prezentarea proiectului în forma sa finală în săptămâna 14	50%
11.6 Condiții de promovare			
Obținerea a 50% din punctajul total. Obținerea a 50% din punctajul aferent activității pe parcursul semestrului.			

12. Coroborarea conținutului disciplinei cu așteptările reprezentanților angajatorilor și asociațiilor profesionale reprezentative din domeniul aferent programului, precum și cu stadiul actual al cunoașterii în domeniul științific abordat și practicile în instituții de învățământ superior din Spațiul European al Învățământului Superior (SEIS)

Disciplina predă principiile de baza privind testabilitatea și testarea sistemelor digitale, precum și tehnici folosite în industrie pentru proiectarea structurilor de tip Design for Test (DFT), oferind abilități care pot fi considerate atuuuri pentru angajarea absolvenților în firme specializate în proiectare digitală

Data completării

Titular de curs

Titular(i) de aplicații

17.10.2024

S.l.dr.ing. ANTONESCU
Alexandru

S.l.dr.ing. ANTONESCU
Alexandru



Universitatea Națională de Știință și Tehnologie Politehnica București
Facultatea de Electronică, Telecomunicații și
Tehnologia Informației



Data avizării în departament

Director de departament

31.10.2024

Prof. Dr. Claudiu DAN

Data aprobării în Consiliul
Facultății

Decan

01.11.2024

Prof. Dr. Mihnea Udrea